

## 15 MONTAJES CON TRANSISTORES DE EFECTO DE CAMPO

Uno de los dispositivos semiconductores de mayor importancia que ha salido a la luz en estos últimos años ha sido el transistor de efecto de campo o FET (*Field Effect Transistor*). Este dispositivo es muy parecido al transistor convencional en muchos aspectos, pero tiene la enorme ventaja sobre este último de presentar una impedancia de entrada muy elevada a través de su electrodo de control o «compuerta».

Los dos tipos fundamentales de transistor de efecto de campo actualmente en uso se conocen bajo la denominación JFET o «transistor de efecto de campo de unión» y IGFET o «transistor de efecto de campo de compuerta aislada». El IGFET es extremadamente delicado y se estropea con facilidad si no se maneja con mucho cuidado, motivo por el cual sólo vamos a tratar aquí del JFET al que nos referiremos como simple FET de ahora en adelante.

Un FET, al igual que un transistor convencional, tiene tres rabillos o terminales conocidos como «source» o fuente; «gate» o compuerta y «drain» o drenador. Estos tres electrodos corresponden respectivamente al emisor, base y colector de los transistores normales. Al igual que estos últimos pueden obtenerse en las versiones NPN o PNP, los transistores de efecto de campo pueden ser de canal N o de canal P. La Fig. 2.1a muestra los símbolos convencionales e indica las polaridades de alimentación de los dos tipos de FET comparando ambas características con las dos versiones de los transistores convencionales.

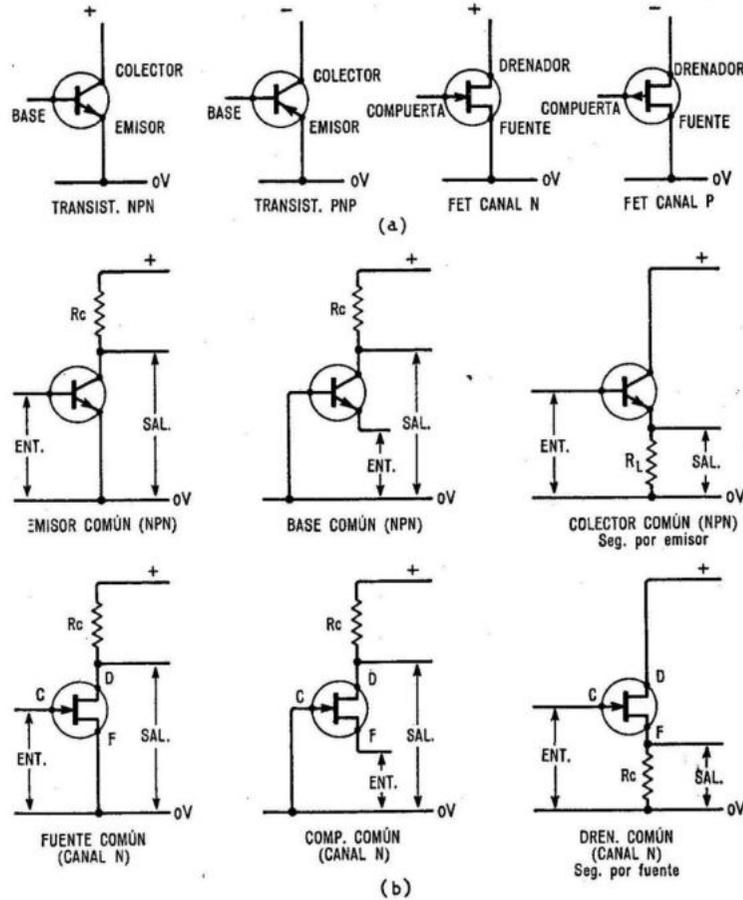


Fig. 2.1

(a) Simbología del transistor convencional y del transistor FET con las respectivas polaridades de alimentación. (b) Las tres configuraciones fundamentales del transistor convencional y su equivalencia con el FET

Al igual que los transistores normales, los FET pueden utilizarse como amplificadores en cualquiera de las tres configuraciones básicas mostradas en la Fig. 2.1b para los transistores NPN (emi-

tor común, base común y colector común) donde se comparan con las correspondientes configuraciones con transistores FET de canal N (fuente común, compuerta común y drenador común).

### Características de los transistores de efecto de campo

Las características más importantes de los transistores de efecto de campo son las siguientes:

- (1) Cuando un transistor FET queda conectado a una fuente de alimentación con las polaridades mostradas en la Fig. 2.1a (drenador a positivo para un FET de canal N y drenador a negativo para un FET de canal P) circula una corriente de drenador  $I_d$  cuya magnitud puede controlarse mediante la tensión de polarización compuerta-fuente  $V_{cf}$ .
- (2) La corriente de drenador  $I_d$  es máxima cuando  $V_{cf} = 0$  debiéndose reducir para el funcionamiento del dispositivo en la parte recta de su curva característica (funcionamiento lineal) mediante la aplicación de una polarización inversa en la compuerta. Así una tensión  $-V_e$  aplicada a la compuerta reduce

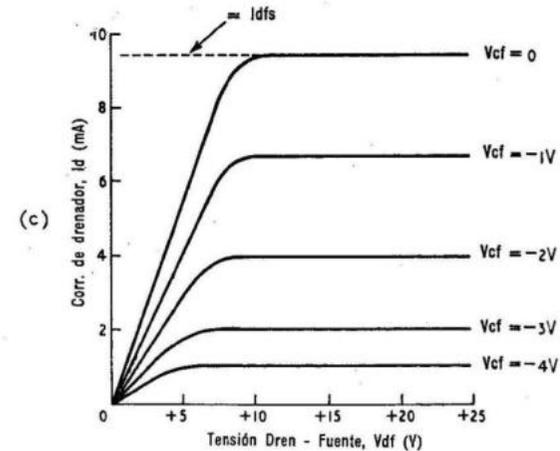


Fig. 2.1c

Curvas características típicas de un transistor FET de canal N

la  $I_d$  en un transistor FET de canal N y una tensión  $+V_e$  produce el mismo efecto en un FET de canal P. La magnitud  $V_{cf}$  necesaria para reducir  $I_d$  a cero se denomina «tensión de contracción» (pinch-off voltage) o  $V_p$  que típicamente tiene valores entre 2 y 10 V. La magnitud de  $I_d$  cuando  $V_{cf} = 0$  se indica como  $I_{dfs}$  (intensidad drenador-fuente de saturación) y sus valores típicos se sitúan entre los 2 y los 20 mA.

- (3) La unión compuerta-fuente del transistor FET presenta las mismas características que un diodo de silicio. Cuando se halla con polarización inversa (al objeto de operar sobre la parte recta o lineal de la curva característica del FET), la corriente de fugas de la compuerta  $I_{cff}$  es solamente de un par de nanoamperios ( $1 \text{ nA} = 0,001 \text{ } \mu\text{A}$ ) a la temperatura ambiente; esta corriente de fugas suele doblar su valor por cada 10 grados centígrados de aumento de temperatura, de manera que no alcanza más allá de unos pocos microamperios aun a la temperatura de  $125^\circ \text{C}$ .

La intensidad de la señal aplicada a la compuerta es sólo de una fracción de nanoamperio con lo que la impedancia de la compuerta tiene un valor típico del mil megohmios para las bajas frecuencias; no hay que olvidar que en la práctica la unión de compuerta queda siempre derivada con una capacidad cuyo valor es de unos pocos picofaradios, suficiente para que la impedancia de entrada disminuya a medida que se aumenta la frecuencia de trabajo. Si la unión compuerta-fuente se halla polarizada en el sentido de la conducción, conduce igual que un diodo de silicio y si se polariza excesivamente en sentido contrario ocasiona una corriente de avalancha igual a la del diodo zener; en cualquiera de los dos casos el transistor FET no sufre perjuicio alguno si la corriente de compuerta se halla limitada a unos pocos miliamperios.

- (4) La Fig. 2.1c muestra las curvas características típicas de un FET de canal N. Obsérvese que por cada valor de  $V_{cf}$  la corriente de drenador  $I_d$  aumenta linealmente partiendo de cero a medida que la diferencia de tensión drenador-fuente  $V_{df}$  aumenta desde cero hasta un valor en el que se produce un codo en cada una de las curvas. Así, por debajo de este codo, los terminales drenador-fuente se comportan como si pertenecieran a una resistencia cuyo valor óhmico estuviera con-

trolado por  $V_{cf}$ , es decir, como si se tratara de una resistencia VDR o dependiente de la tensión aplicada. Típicamente la resistencia drenador-fuente,  $R_{df}$ , puede variarse desde unos  $200 \Omega$  (cuando  $V_{cf} = 0$ ) hasta un valor de miles de megohmios (cuando  $V_{cf} = V_p$ ).

- (5) La ganancia de un transistor FET se especifica por su transconductancia  $g_m$  significando esta expresión la relación entre la variación de la corriente de drenador con respecto a la variación de tensión de compuerta; si  $g_m$  es igual a  $5 \text{ mA/V}$  quiere ello decir que una variación de un voltio en la compuerta origina una variación de  $5 \text{ mA}$  en la corriente de drenador  $I_d$ . Obsérvese que la expresión «mA/V» (I/V) es inversa a la fórmula de la Ley de Ohm para la resistencia, de donde la transconductancia suele expresarse en «mhos». Por regla general el valor de  $g_m$  se indica en las hojas de características de los transistores FET bien sea en mmhos (milimhos) o en  $\mu\text{mhos}$  (micromhos) de manera que una  $g_m$  de  $5 \text{ mA/V}$  puede venir indicada bajo la notación  $5 \text{ mmhos}$  o como  $5.000 \mu\text{mhos}$ .

Tabla 2.1

CARACTERÍSTICAS GENERALES DEL TRANSISTOR DE EFECTO DE CAMPO (FET) 2N3819

(1)	
$V_{DS}$ o $V_{df}$	= + 25 V (máxima tensión drenador-fuente)
$V_{DG}$ o $V_{dc}$	= + 25 V (máxima tensión drenador-compuerta)
$V_{GS}$ o $V_{cf}$	= - 25 V (máxima tensión compuerta-fuente)
$V_p$	= - 8 $V_{max}$ (tensión compuerta-fuente para el corte de $I_d$ )
$I_{dss}$ o $I_{dfs}$	= 2-20 mA (corriente drenador-fuente con $V_{cf} = 0$ )
$I_{gss}$ o $I_{cff}$	= - 2 $nA_{max}$ (corriente de fugas a $25^\circ \text{C}$ )
$I_G$ o $I_c$	= 10 mA (máxima corriente de compuerta)
$g_m$	= 2,0 a 6,5 mmhos (transconductancia con señal débil y montaje de fuente común)
$C_{iss}$	= 8 pF max (capacidad entrada en configuración de fuente común)
$P_T$	= 200 $mW_{max}$ (máxima disipación al aire libre)
$f_T$	= 100 MHz (producto ganancia-banda de paso)

- (1) Se mencionan dos abreviaturas de ciertas características particulares; la primera corresponde a la versión sajona en que fuente = source, drenador = drain y compuerta = gate y la segunda corresponde a la nomenclatura adoptada en este volumen, puesto que todavía no se halla normalizada la designación en español de los electrodos que componen al transistor FET. (N. del T.)



Fig. 2.2

Identificación de las conexiones del transistor FET 2N3819

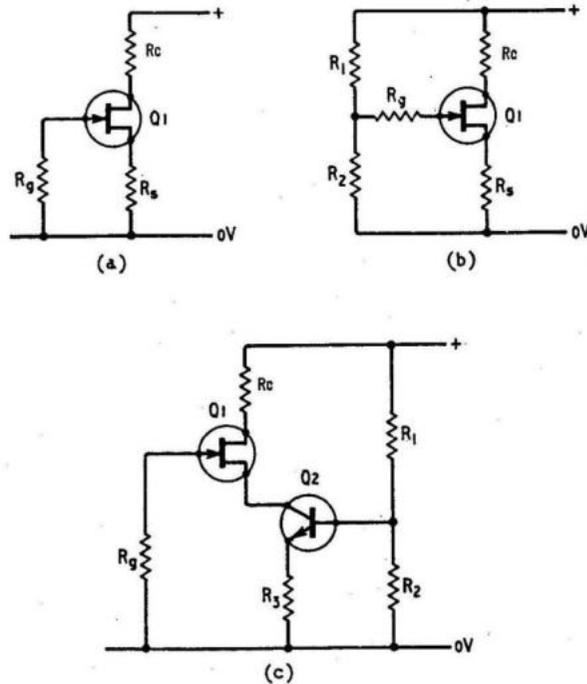


Fig. 2.3

(a) Sistema de autopolarización de un FET. (b) Polarización de la compuerta de un FET por tensión comparativa. (c) Sistema de polarización de un FET a corriente constante

Con esto queda completada la descripción de las características generales de los transistores FET. Ahora es posible, en consecuencia, elegir un determinado tipo de transistor de efecto de campo para el trabajo experimental y seguir a continuación con la exposición de algunos circuitos prácticos en los cuales pueda ser utilizado el tipo elegido. Con estos propósitos se escogió el tipo 2N3819, equivalente al BFW10/11 de Copresa, FET de canal N del cual la Tabla 2.1 y la Fig. 2.2 muestran las características generales y la identificación de las conexiones, debiendo añadir que dicho transistor va encerrado en una cápsula de plástico del tipo TO-92. Este tipo de transistor está comercializado por varios fabricantes.

#### Polarización de los transistores de efecto de campo

Se utilizan actualmente tres sistemas fundamentales para la polarización de los transistores FET, cada uno de ellos con sus ventajas y desventajas inherentes. El sistema más sencillo consiste en la autopolarización mostrada en la Fig. 2.3a donde la compuerta queda unida a masa a través de  $R_g$  mientras que  $R_s$  queda conectada entre fuente y masa; cualquier corriente que circule por  $R_s$  da lugar a que la fuente se polarice positivamente con relación a la compuerta, de manera que esta última queda realmente polarizada en sentido negativo. En el supuesto de que se fije a  $I_d$  en 1 mA conociéndose por las características del fabricante que para ello se precisa una tensión  $V_{cf}$  de  $-2,2$  V, la polarización correcta podrá obtenerse con un valor de  $2,2$  k $\Omega$  en  $R_s$ , puesto que  $I_d$  circula a través de  $R_s$  y una corriente de 1 mA a través de  $2,2$  k $\Omega$  proporcionará la tensión  $V_{cf}$  de  $-2,2$  V requerida. Si por cualquier razón  $I_d$  tiende a disminuir,  $V_{cf}$  disminuye también automáticamente dando lugar al aumento de  $I_d$  contrarrestando así la variación inicial con lo que este sistema de polarización se autocontrola a sí mismo por medio de esta realimentación negativa.

En la práctica, desgraciadamente, el valor exacto de  $V_{cf}$  que es necesario para determinar una corriente de drenador  $I_d$  puede variar mucho entre distintos transistores FET del mismo tipo. La única forma segura de obtener una  $I_d$  exacta está en determinar

experimentalmente el valor de  $R_s$  para cada FET o sustituirla por una resistencia variable de ajuste.

Un procedimiento de polarización más seguro consiste en el sistema mostrado en la Fig. 2.3b. Aquí el divisor  $R_1$ - $R_2$  proporciona una tensión fija positiva de polarización de compuerta a través de  $R_g$ , de manera que el potencial en la fuente es igual a esta polarización positiva más el valor de tensión también positiva de  $V_{cf}$ ; se elige el valor de  $R_s$  de manera que la corriente de drenador requerida circula con dicha tensión de fuente. Si la tensión positiva de compuerta es elevada con respecto a  $V_{cf}$ , la intensidad  $I_d$  queda controlada principalmente por los valores de  $R_s$  y de polarización positiva de la compuerta y no está influenciada en gran medida por las variaciones de  $V_{cf}$  entre distintos transistores FET del mismo tipo. Por cuanto se acaba de decir, el sistema permite fijar los valores de  $I_d$  con una exactitud aceptable y sin la necesidad de llevar a cabo una selección previa del transistor. Pueden obtenerse resultados parecidos conectando la compuerta a masa a través de  $R_g$  y llevando el extremo inferior de  $R_s$  a una tensión negativa de cierta consideración.

El tercer método de polarización está mostrado en la Fig. 2.3c. La resistencia de fuente habitual queda reemplazada por un transistor NPN señalado  $Q2$  que está conectado a modo de fuente de corriente constante y que determina, por tanto, el valor de  $I_d$ . La intensidad de esta corriente constante está controlada a su vez por la tensión en la base de  $Q2$  (fijada por el divisor  $R_1$ - $R_2$ ) y por el valor de la resistencia de emisor  $R_3$ ; en algunos circuitos  $R_2$  puede sustituirse por un diodo zener o por cualquier otro dispositivo capaz de proporcionar una tensión de referencia. En este sistema  $I_d$  es independiente de las características particulares del FET obteniéndose una estabilidad muy buena aun cuando sea a expensas del encarecimiento del coste y del aumento de la complejidad del circuito.

En los tres sistemas de polarización citados,  $R_g$  puede tener cualquier valor hasta el límite de unos  $10\text{ M}\Omega$ , límite que viene impuesto por la caída de tensión a través de esta resistencia ocasionada por la corriente de fugas de la compuerta que podría llegar a desbaratar todo el sistema de polarización.

### Circuitos fundamentales con seguidor por fuente

La característica más sobresaliente del transistor de efecto de campo es su elevada impedancia de entrada, característica que cobra toda su importancia cuando el FET se monta en una configuración de drenador común o seguidor por fuente (la equi-

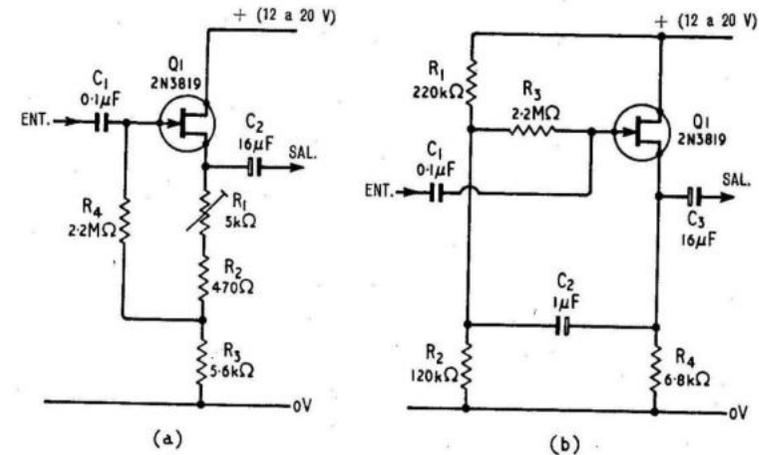


Fig. 2.4

- (a) Circuito simple seguidor por fuente con el que se obtiene:  
 $G_t = 0,95$   
 $Z_e = 10\text{ M}\Omega$  en paralelo con  $10\text{ pF}$
- (b) Circuito simple seguidor por fuente con el que se obtiene:  
 $G_t = 0,95$   
 $Z_e = 44\text{ M}\Omega$  en paralelo con  $10\text{ pF}$

valente al circuito seguidor por emisor con los transistores convencionales). La Fig. 2.4a muestra un ejemplo de este circuito.

Se utiliza un sistema de autopolarización en el que la corriente de drenador puede variarse a través de  $R_1$ . La fuente de alimentación puede tener una tensión de 12 a 20 V y el valor de  $R_1$  debe ajustarse para que la diferencia de tensión entre los extremos de  $R_3$  sea de 5,6 V cuando el circuito está en reposo dando una corriente de drenador de 1 mA. La ganancia del circuito entre entrada y salida del mismo es de 0,95.

Debido al efecto del divisor de tensión formado por la cadena de  $R_1$ ,  $R_2$  y  $R_3$ , cierta realimentación compensadora queda aplicada a  $R_4$  cuyo valor óhmico dinámico aumenta en cinco veces aproximadamente con lo que la impedancia real de entrada del circuito alcanza los 10 M $\Omega$  derivados por 10 pF, es decir, que es de 10 M $\Omega$  para las frecuencias muy bajas, disminuye a 1 M $\Omega$  hacia los 16 kHz y a 100 k $\Omega$  hacia los 160 kHz, todo ello debido precisamente a la existencia inevitable de una capacidad de entrada.

La Fig. 2.4b muestra una segunda versión del circuito de seguidor por fuente. En este caso se utiliza polarización comparativa de manera que no se precisa de una selección previa del semiconductor. La ganancia en tensión es de aproximadamente 0,95. El condensador *bootstrap*  $C_2$  proporciona una realimentación de compensación y aumenta efectivamente el valor de la resistencia de compuerta  $R_3$  en unas 20 veces; esto no quiere decir que no pueda suprimirse este condensador  $C_2$  si así se prefiere.

Con la supresión de  $C_2$  la impedancia de entrada es de alrededor de 2,2 M $\Omega$  derivados por 10 pF. Con  $C_2$  la impedancia de entrada aumenta hasta unos 44 M $\Omega$  que continúan derivados por 10 pF. Pueden obtenerse diversos valores de impedancia de entrada mediante el aumento del valor de  $R_3$  hasta un máximo de unos 10 M $\Omega$ .

### Circuitos híbridos con seguidor por fuente

El transistor FET trabaja maravillosamente cuando se le utiliza acompañado de transistores convencionales dando lugar a circuitos « híbridos ». La Fig. 2.5a muestra una versión híbrida de la configuración de seguidor por fuente en la que se obtiene una impedancia de entrada de unos 500 M $\Omega$  derivados por 10 pF.

En esta versión los diodos  $D1$  y  $D2$  son de silicio para usos generales y permiten el paso de una corriente estable a través de  $R_5$  de manera que se mantiene fija una caída de tensión de unos 0,65 V en cada uno de los diodos proporcionando así una polarización fija de 1,3 V a la base de  $Q2$ . Este transistor  $Q2$  está dispuesto como seguidor por emisor con  $R_4$  como carga; la caída de tensión entre base y emisor del mismo es de unos 0,65 V de manera que esta misma tensión aparece entre extremos de  $R_4$  y la corriente

de colector permanece constante en 1 mA más o menos. De esta forma  $Q2$  suministra una corriente de polarización constante a la fuente de  $Q1$ .

Ocurre entonces que como  $Q1$  está dispuesto en configuración de seguidor por fuente y el colector de  $Q2$  hace las veces de carga de dicha fuente con una impedancia dinámica muy elevada, el transistor FET proporciona una ganancia en tensión de aproximadamente 0,99. El condensador  $C_2$  da paso a una señal de realimentación de *bootstrap* desde la fuente de  $Q1$  a la resistencia  $R_3$  y habida cuenta de la elevada ganancia en tensión del circuito, esta realimentación aumenta en unas cien veces el valor nominal de  $R_3$ , es decir hasta un valor efectivo de 1.000 M $\Omega$  con lo que la impedancia de entrada real del circuito es igual a este valor óhmico en paralelo con la impedancia de compuerta del transistor FET, dando una resultante de unos 500 M $\Omega$  en paralelo con 10 pF.

Si debe mantenerse el valor efectivo tan elevado de la carga de fuente (y con él el de la elevada impedancia de entrada) se hace preciso tomar la salida de señal a través de un seguidor por emisor adicional o llevarla únicamente a cargas de muy alta impedancia.

La Fig. 2.5b muestra cómo puede añadirse una etapa de seguidor por emisor integrada por un transistor convencional PNP ( $Q3$ ) para que la señal pueda transferirse entonces a un circuito o carga de baja impedancia a través de  $C_3$ . Además, este circuito en particular incorpora ciertas modificaciones que contribuyen a reducir la capacidad efectiva en paralelo con la impedancia de entrada, con lo que se obtiene un comportamiento mejorado de todo el conjunto en las frecuencias elevadas.

La mayor parte de la capacidad de entrada del circuito seguidor por fuente se debe a la capacidad interna entre la compuerta y el drenador del transistor de efecto de campo, capacidad que puede ser considerada como una reactancia conectada entre los terminales de compuerta y drenador. En la Fig. 2.5b la resistencia  $R_7$  queda conectada en serie entre el drenador y el positivo de alimentación y el drenador queda realimentado desde el emisor de  $Q3$  a través de  $C_4$ . Así la señal de salida en el emisor de  $Q3$  y por tanto la señal compensadora en el drenador de  $Q1$ , es casi idéntica a la señal de entrada a la compuerta de  $Q1$  quedando aquélla aplicada a la reactancia entre compuerta y drenador con el efecto

de aumentar notablemente el valor de dicha reactancia. Si la reactancia del condensador parásito compuerta-drenador aumenta de esta forma, resulta evidente que el valor efectivo de la capacidad de entrada queda reducido y por tanto su efecto shunt con respecto a la impedancia de entrada del FET queda disminuido.

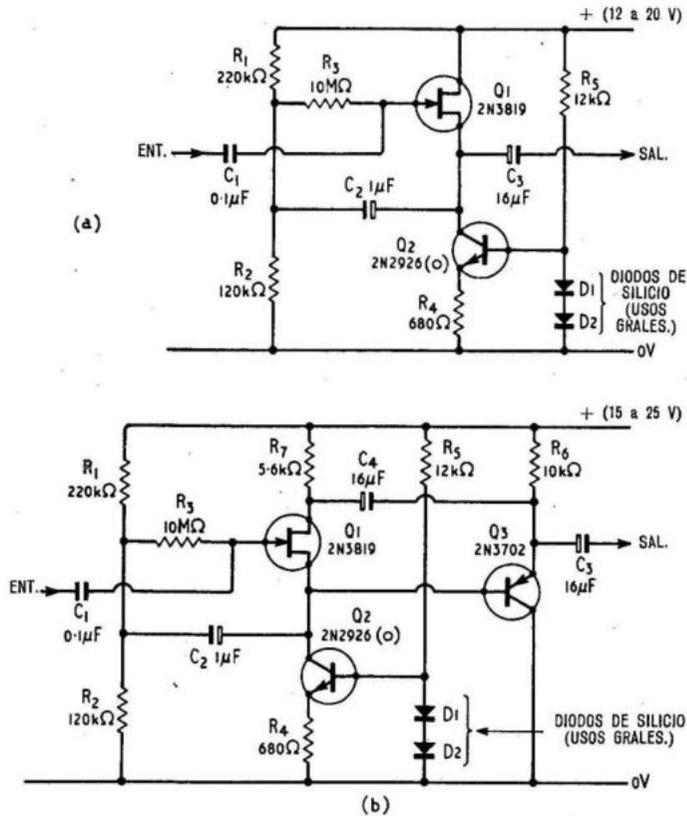


Fig. 2.5

- (a) Circuito híbrido seguidor por fuente con el que se obtiene:  
 $G_t = 0,99$   
 $Z_e = 500 \text{ M}\Omega$  en paralelo con  $10 \text{ pF}$
- (b) Circuito seguidor por fuente modificado con el que se obtiene:  
 $G_t = 0,99$   
 $Z_e = 500 \text{ M}\Omega$  en paralelo con  $4,7 \text{ pF}$

En la práctica la impedancia de entrada del circuito modificado mostrado en la Fig. 2.5b dio una medida de  $500 \text{ M}\Omega$  en paralelo con  $4,7 \text{ pF}$ . Parte de esta capacidad se debe sin duda al alambrado del circuito y puede, probablemente, disminuirse todavía más si se observa el máximo cuidado en la distribución de componentes y en su alambrado.

### Amplificadores simples en configuración de fuente común

La Fig. 2.6 muestra dos maneras distintas de utilizar el transistor FET 2N3819 como amplificador en configuración de fuente común. En la Fig. 2.6a se hace uso de un sistema de autopolarización y el circuito puede alimentarse con cualquier fuente que entregue de 12 a 18 V. El valor de la resistencia  $R_3$  debe ajustarse para que la caída de tensión entre los extremos de  $R_2$  sea igual a  $5,6 \text{ V}$ .

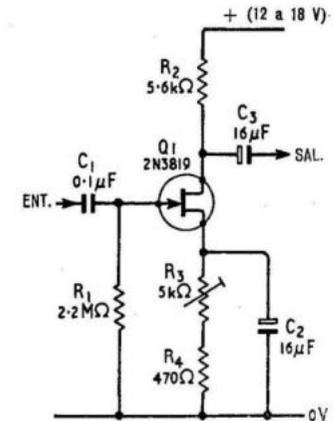


Fig. 2.6a

Amplificador simple de fuente común y polarización automática con el que se obtiene:

$$G_t = 21 \text{ dB}$$

$$Z_e = 2,2 \text{ M}\Omega \text{ en paralelo con } 50 \text{ pF}$$

$$f_R = 15 \text{ Hz a } 250 \text{ kHz} \pm 3 \text{ dB}$$

La Fig. 2.6a muestra una versión del mismo circuito anterior pero con polarización comparativa de la compuerta. En este caso la tensión de la fuente de alimentación debe ser más reducida, de 18 a 20 V y la intensidad de drenador debe mantenerse en aproximadamente  $1 \text{ mA}$ . En los dos circuitos indicados la fuente se halla

desacoplada a masa para las frecuencias de la señal a través del condensador  $C_2$ .

Los dos circuitos se comportan muy parecidamente con señales débiles aun cuando este comportamiento esté relacionado con las posibles variaciones entre FET del mismo tipo. Por término medio la ganancia en tensión en ambas disposiciones al-

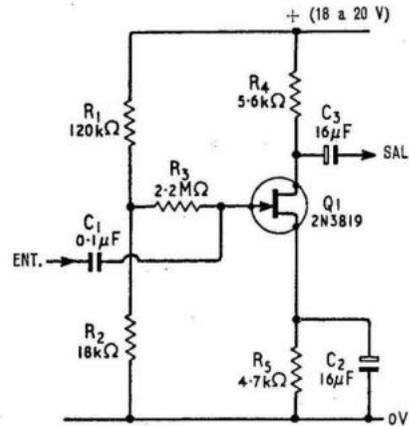


Fig. 2.6b

Amplificador simple de fuente común y polarización por tensión comparativa con el que se obtiene:

$$\begin{aligned} G_t &= 21 \text{ dB} \\ Z_e &= 2,2 \text{ M}\Omega \text{ en paralelo con } 50 \text{ pF} \\ f_R &= 15 \text{ Hz a } 250 \text{ kHz} \pm 3 \text{ dB} \end{aligned}$$

canza los 21 dB (aproximadamente 12 veces) y la respuesta en frecuencia a 3 dB se extiende desde 15 Hz hasta 250 kHz. La impedancia de entrada es de aproximadamente 2,2 MΩ en paralelo con 50 pF. Este valor de capacidad, comparativamente elevado, se debe a la realimentación por efecto Miller desde el drenador a la compuerta que tiende a aumentar de manera efectiva el valor de la capacidad compuerta-drenador del FET de manera proporcional a la ganancia en tensión del circuito amplificador, es decir, en unas 12 veces en el caso que nos ocupa.

### Amplificador híbrido de fuente común

La Fig. 2.7 muestra una versión híbrida del amplificador simple en configuración de fuente común que utiliza un transistor NPN ( $Q_2$ ) como un suministro de corriente constante para la polarización del FET; la fuente de  $Q_1$  está desacoplada a masa por el condensador  $C_2$ .

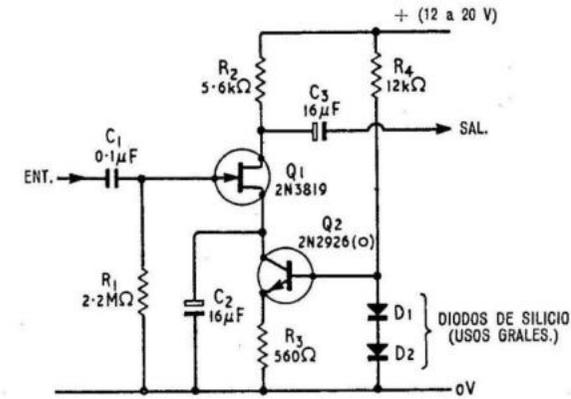


Fig. 2.7

Amplificador híbrido de fuente común con el que se obtiene:

$$\begin{aligned} G_t &= 21 \text{ dB} \\ Z_e &= 2,2 \text{ M}\Omega \text{ en paralelo con } 50 \text{ pF} \\ f_R &= 15 \text{ Hz a } 250 \text{ kHz} \pm 3 \text{ dB} \end{aligned}$$

Esta versión presenta una estabilidad excelente y resulta muy adecuada para ser utilizada con una fuente de alimentación de 12 a 20 V. Su comportamiento con señales débiles es idéntico al del amplificador de la Fig. 2.6a.

### Amplificador compuesto

Los tres amplificadores en configuración de fuente común que se han descrito hasta aquí presentan un valor excesivo de capacidad de entrada (50 pF) por lo cual las respectivas impedancias de entrada toman valores relativamente bajos en frecuencias ele-

vadas (aproximadamente 32 k $\Omega$  a 100 kHz). La Fig. 2.8 muestra una versión de la misma clase de amplificador en donde la capacidad de entrada queda notablemente reducida (a unos 12 pF) obteniéndose en consecuencia un aumento de la impedancia de

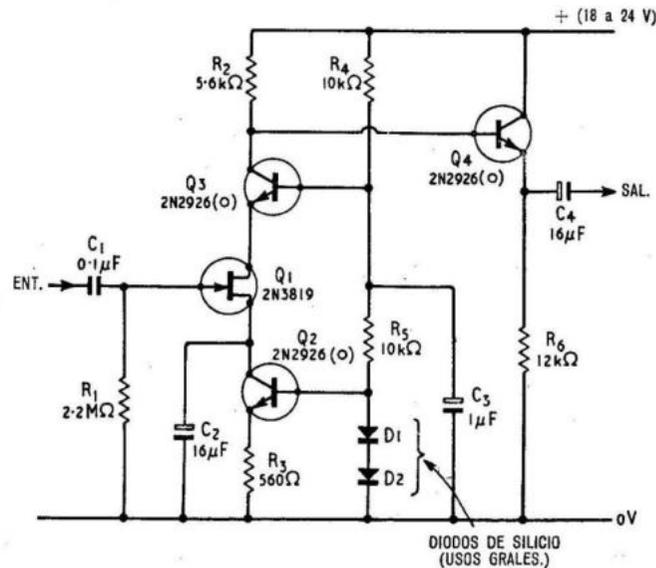


Fig. 2.8

Amplificador compuesto con el que se obtiene:

$$G_t = 21 \text{ dB}$$

$$Z_e = 2,2 \text{ M}\Omega \text{ en paralelo con } 12 \text{ pF}$$

$$f_R = 15 \text{ Hz a } 1,5 \text{ MHz} \pm 3 \text{ dB}$$

entrada en frecuencias elevadas (unos 120 k $\Omega$  a 100 kHz). Este circuito utiliza en sí las tres variantes de configuración (fuente común, base común y colector común) motivo por el cual se le conoce como «amplificador compuesto».

La causa de una capacidad de entrada elevada en los amplificadores convencionales de fuente común está en el efecto Miller que tiende a aumentar la capacidad compuerta-drenador propia de los transistores de efecto de campo de manera proporcional a la ganancia en tensión entre compuerta y drenador. En el es-

quema de la Fig. 2.8 el transistor FET Q1 está conectado como un amplificador normal de fuente común con una corriente constante de polarización proporcionada por Q2, pero en este caso el drenador del FET queda directamente unido al emisor de un tercer transistor convencional, Q3, que trabaja como amplificador con base común. Ahora, en lo que concierne al FET, el emisor de Q3 aparece como una carga de drenador de muy baja impedancia capaz de acoplar de manera efectiva dicho drenador con masa, desde el punto de vista de la señal, a través de la unión emisor-base de Q3 con polarización directa y de C<sub>3</sub>; en consecuencia únicamente tiene lugar una amplificación de tensión insignificante entre la compuerta y el drenador de Q1 lo cual significa que no hay prácticamente aumento alguno de la capacidad compuerta-drenador de este transistor por causa del efecto Miller. Resulta pues que el transistor Q1 ofrece un valor muy bajo de capacidad de entrada.

Aun cuando la amplificación en tensión entre compuerta y drenador es insignificante, la amplificación en corriente tiene lugar de una manera normal y las corrientes de señal en el drenador pasan directamente al emisor del transistor dispuesto como amplificador con base común, Q3, cuya carga de colector está constituida por R<sub>2</sub>. El transistor Q3 presenta una ganancia en corriente entre emisor y colector muy próxima a la unidad, de manera que el valor de la corriente de señal circulando a través de R<sub>2</sub> y el valor de la corriente a través del drenador de Q1 es prácticamente el mismo; esto hace que tenga lugar una razonable ganancia en tensión entre la compuerta de Q1 y el colector de Q3 (aproximadamente unos 21 dB). Al objeto de evitar que la conexión de circuitos exteriores con valores elevados de capacidad de entrada pueda llegar a reducir el valor efectivo de R<sub>2</sub> (y con ello la ganancia en tensión del amplificador) en las frecuencias más elevadas, la salida del circuito se toma del colector de Q3 y a través de Q4 dispuesto en configuración de seguidor por emisor.

El amplificador completo, adecuado para funcionar con cualquier fuente de 18 a 24 V presenta una ganancia en tensión de unos 21 dB, una impedancia de entrada de 2,2 M $\Omega$  con 12 pF en paralelo y una respuesta en frecuencia que queda dentro de los 3 dB desde aproximadamente los 15 Hz hasta los 1,5 MHz.

### Voltímetros electrónicos con FET

La Fig. 2.9 muestra cómo un transistor de efecto de campo puede ser la base de un voltímetro electrónico sencillo de tres márgenes de medida. El margen inferior es de 0 a 0,5 V y la resistencia de entrada del voltímetro es de 11,1 M $\Omega$  en los tres márgenes.

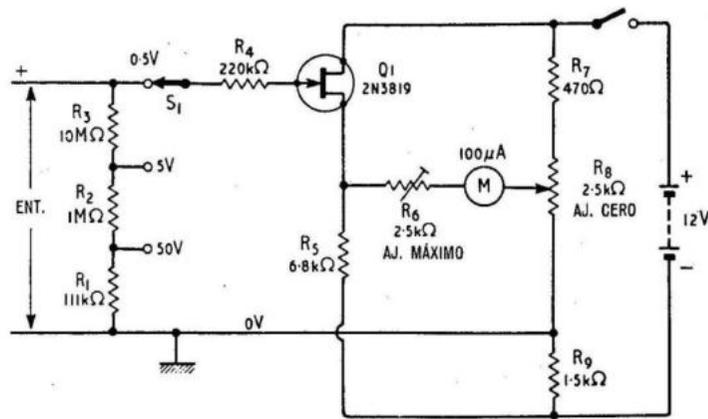


Fig. 2.9

Voltímetro electrónico de tres márgenes con transistor FET

Las resistencias  $R_7$ ,  $R_8$  y  $R_9$  forman un divisor de tensión conectado a los bornes de una pila de 12 V dando lugar a que ocurra una caída de tensión de 4 V entre extremos de  $R_9$ ; el extremo superior de esta resistencia está conectado a la masa del circuito que puede tomarse como la línea de tensión cero, de manera que el extremo inferior de  $R_9$  queda entonces a un potencial de  $-4$  V y el extremo superior de  $R_7$  a  $+8$  V. El FET ( $Q1$ ) está dispuesto en configuración de seguidor por fuente con su compuerta conectada a masa a través de la serie  $R_1$  a  $R_4$ , pero la fuente de  $Q1$  queda conectada a la línea de  $-4$  V a través de su resistencia de carga  $R_5$ , de manera que el FET queda con la compuerta polarizada por comparación y su corriente de drenador queda fijada en aproximadamente 1 mA de forma automática.

Los componentes  $R_7$ ,  $R_8$  y  $Q1$ ,  $R_5$  actúan como puente medidor ajustándose el valor de  $R_8$  para que en ausencia de tensión de entrada en la compuerta de  $Q1$  la tensión de fuente de este transistor sea igual a la del cursor de  $R_8$  para que el puente quede equilibrado y no circule ninguna corriente por el instrumento de medida. Cualquier tensión aplicada a la compuerta de  $Q1$  da lugar a que el puente se desequilibre proporcionalmente a la tensión aplicada que puede leerse entonces directamente en el instrumento de medida. Las resistencias  $R_1$ ,  $R_2$  y  $R_3$  forman una simple serie multiplicadora proporcionando lecturas máximas en el instrumento de 0,5 V, 5 V y 50 V según el margen elegido. Pueden utilizarse series multiplicadoras distintas si así se prefiere, pero en cualquier caso las resistencias que las formen deberán ser de precisión (mínima tolerancia) si se requiere exactitud en la medida. La resistencia  $R_4$  actúa como un dispositivo de seguridad que evita cualquier perjuicio a la compuerta de  $Q1$  en el caso de que llegue a conectarse una tensión de entrada excesiva.

En la práctica se ajusta inicialmente el valor de  $R_8$  para que no circule corriente alguna por el instrumento en ausencia de tensión de entrada. Una tensión calibrada de 0,5 V se aplica entonces a la entrada y se ajusta el valor de  $R_6$  para la lectura a final de escala en el instrumento. Se repiten estos ajustes hasta que se obtienen con firmeza las lecturas de cero y de tope de escala en el instrumento con lo cual la unidad queda ajustada y dispuesta para su uso.

Este voltímetro presenta cierta inclinación a la inestabilidad provocada por los cambios de temperatura y por las alteraciones de la tensión de alimentación requiriendo frecuentes reajustes del control de cero; esta inestabilidad se reduce considerablemente si se utiliza una fuente de alimentación con tensión de salida estabilizada en 12 V por un diodo zener.

Una variante del voltímetro electrónico con FET que presenta una estabilidad muy mejorada puede verse en la Fig. 2.10. Aquí  $Q1$  y  $Q2$  están dispuestos de manera que constituyen un amplificador diferencial en el que cualquier deslizamiento o inestabilidad que pueda ocurrir en un brazo del circuito medidor queda automáticamente compensado por un deslizamiento igual en el otro brazo, resultando de ello una estabilidad muy buena. El circuito trabaja asimismo bajo el principio del puente medidor;

$Q1$  y  $R_5$  forman uno de los brazos de medida de dicho puente y  $Q2$  con  $R_6$  el otro.

Importa advertir aquí que los transistores FET  $Q1$  y  $Q2$  deben ser aparejados cuidadosamente de manera que sus respectivas  $I_{dfs}$  no difieran en más de un 10 %. El circuito puede funcionar con cualquier tensión de alimentación entre 12 y 18 V y el procedimiento inicial de puesta a punto es idéntico al descrito para el circuito de la Fig. 2.9.

### Multivibrador astable de muy baja frecuencia

La Fig. 2.11 muestra el esquema de un circuito multivibrador astable o de frecuencia propia muy baja con transistor de efecto de campo. Los períodos de apertura y cierre de la conducción de cada transistor están controlados por las respectivas constantes de tiempo  $C_1-R_4$  y  $C_2-R_3$ . A causa de la elevadísima impedancia de entrada de los transistores FET, los valores de resistencia que intervienen en dichas constantes de tiempo pueden ser muy altos obteniéndose períodos cíclicos extremadamente largos si se utilizan además valores de capacidad más bien bajos. Con los valores mostrados en la figura, el prototipo o maqueta presentó un período cíclico de un cambio cada 20 segundos, es decir, trabajó a una frecuencia de 0,05 Hz. Una segunda versión del circuito en la que se utilizaron condensadores de 40  $\mu\text{F}$  como  $C_1$  y  $C_2$  llegó a un período cíclico de un cambio cada 6 minutos. Los condensadores  $C_1$  y  $C_2$  deben ser de muy pocas pérdidas siendo aconsejables las unidades con dieléctrico de Mylar, Tántalo, etcétera.

El fundamento operacional del circuito es igual al de un multivibrador inestable con transistor convencional excepto en el hecho de que con el transistor FET es necesario aplicar una tensión de carga a  $C_2$  mediante el cierre del botón pulsador de « arranque » durante un segundo de tiempo aproximadamente para que se inicie el funcionamiento del circuito. La resistencia  $R_5$  garantiza que no puedan circular corrientes excesivas por la compuerta de  $Q1$  cuando se mantiene presionado el pulsador de arranque.

Los períodos de apertura y cierre de la conducción pueden ser variables, si así se desea, sustituyendo a  $R_3$  y a  $R_4$  por sendos po-

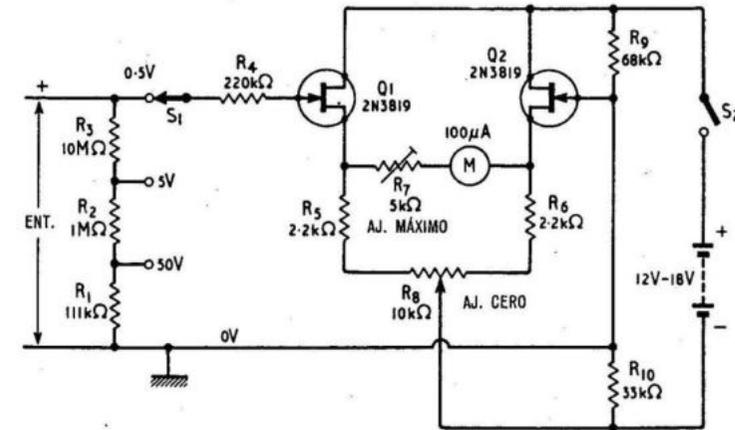


Fig. 2.10

Voltímetro electrónico de tres márgenes y gran estabilidad. Los dos FET deben aparejarse para igual  $I_{dfs}$  dentro de una tolerancia máxima del 10 %

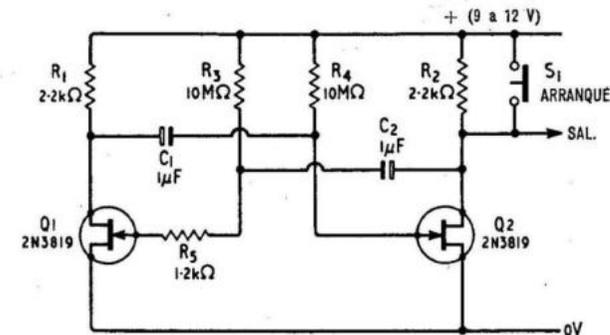


Fig. 2.11

Multivibrador astable de muy baja frecuencia con un período de 20 segundos entre impulsos consecutivos

tenciómetros de 10  $\text{M}\Omega$  en serie con una resistencia fija de 1  $\text{M}\Omega$ . Los valores de  $C_1$  y de  $C_2$  pueden aumentarse o disminuirse para que se ajusten a los requerimientos de cada caso.

## Circuitos temporizadores

Los transistores de efecto de campo resultan adecuados para ser utilizados en una variedad de circuitos electrónicos temporizadores. La Fig. 2.12 muestra uno de estos circuitos a título de ejemplo. Con una capacidad de  $1 \mu\text{F}$  en  $C_1$ , el montaje prototipo dio un período temporizador de 40 segundos y con un valor de  $100 \mu\text{F}$  el período pasó a ser de 35 minutos.

El FET ( $Q1$ ) está montado como seguidor por fuente y tiene la compuerta unida al punto medio de la red determinante de la constante de tiempo  $R_1-C_1$ . Al conectarse inicialmente la alimentación, el condensador  $C_1$  se halla descargado y la compuerta de  $Q1$  queda al potencial de masa mientras que la fuente se halla uno o dos voltios por encima de masa; la base del transistor PNP indicado como  $Q2$  está conectada a la fuente de  $Q1$  a través de  $R_3$ , de manera que  $Q1$  tiene su conducción abierta bajo esta condición y entre extremos de  $R_5$  aparece una tensión de salida de 12 V.

Tan pronto como se conecta la fuente de alimentación el condensador  $C_1$  inicia su carga a través de  $R_1$ ; las tensiones de compuerta y fuente de  $Q1$  aumentan exponencialmente hacia los 12 V de la línea de alimentación y cuando dicha fuente de  $Q1$  alcanza una tensión de aproximadamente 10,5 V la polarización directa de  $Q2$  cae a cero y este transistor deja de conducir con lo que no existe tensión alguna de salida entre extremos de  $R_5$ .

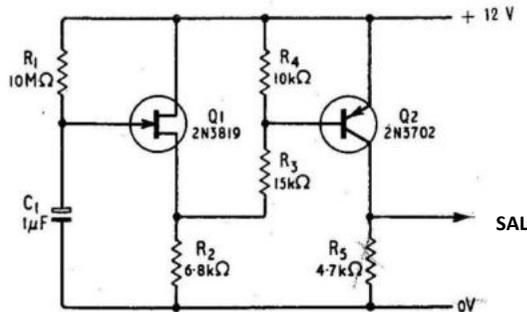


Fig. 2.12

Temporizador con transistor FET que da un período de 40 segundos cuando  $C_1$  es igual a  $1 \mu\text{F}$  y un período de 35 minutos cuando  $C_1$  es igual a  $100 \mu\text{F}$

Al cortar la alimentación del circuito el condensador  $C_1$  se descarga rápidamente a través de  $R_2$  y de la polarización directa de la unión compuerta-drenador del FET ( $Q1$ ) con lo cual el circuito queda dispuesto para proporcionar una segunda función temporizadora tan pronto como se conecte de nuevo la alimentación.

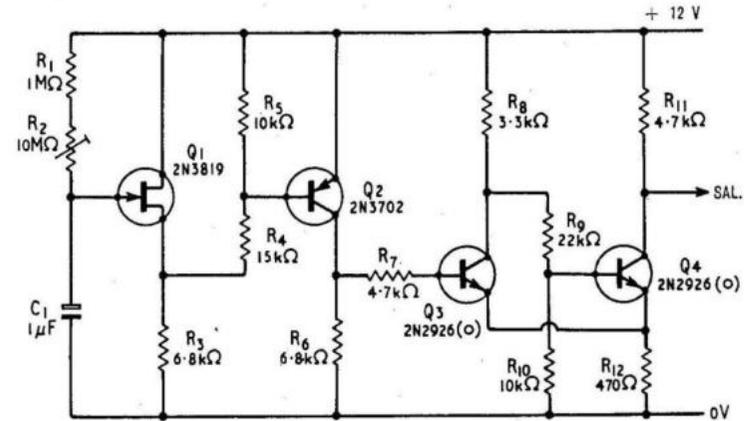


Fig. 2.13

Temporizador modificado con el que se obtiene un período variable a voluntad y una conmutación rápida de la salida

El período temporizador puede hacerse variable sustituyendo a  $R_1$  por un potenciómetro de  $10 \text{ M}\Omega$  en serie con una resistencia fija de  $1 \text{ M}\Omega$ . Debe cuidarse que el condensador  $C_1$  sea de Mylar o de cualquier otro tipo con dieléctrico de muy pocas pérdidas.

El circuito de la Fig. 2.12 tiene la pequeña desventaja de que el transistor  $Q2$  cierra su conducción lentamente con lo cual no es posible una interrupción rápida de la tensión de salida. Este obstáculo puede vencerse mediante la disposición de un circuito de disparo tipo Schmitt intercalado entre  $Q2$  y la salida del temporizador, tal como muestra la Fig. 2.13. El circuito de esta última figura contiene la modificación para poder elegir los períodos temporizadores como se indicó anteriormente.

### Amplificador de volumen constante

Cuando se trabaja con poca tensión de drenador, la unión drenador-fuente de un transistor FET de canal N presenta las mismas características que si se tratara de una simple resistencia cuyo valor pudiera variarse alterando la polarización negativa aplicada a la compuerta; esta resistencia es muy ínfima cuando la polarización de compuerta es de cero voltio y toma un valor considerable cuando una polarización negativa queda aplicada a la compuerta.

Estas características del transistor FET lo hace adecuado para uso en redes de atenuación variable por tensión mostrándose en la Fig. 2.14 la utilización de una red de este tipo como base de un amplificador de volumen constante. Con una tensión de entrada de 300 mV eficaces, se obtuvo una tensión de salida de 0,72 V en el prototipo del montaje y cuando la tensión de entrada quedaba reducida a 3 mV la salida disminuía a 0,3 V, es decir que una

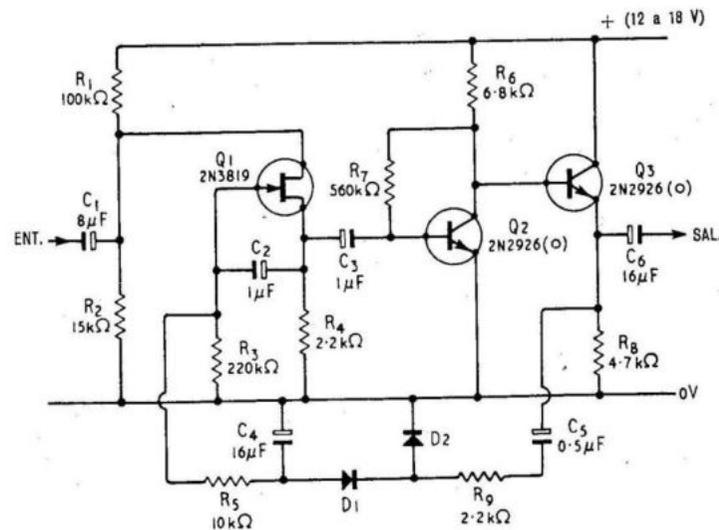


Fig. 2.14

Amplificador de volumen constante cuya salida varía sólo en 7,5 dB cuando la entrada lo hace en 40 dB. Los diodos D1 y D2 son de germanio para usos generales

atenuación de 40 dB en la señal de entrada producía sólo una atenuación de 7,5 dB en la señal de salida. Siempre que se mantengan las tensiones de entrada en valores inferiores a 500 mV el montaje no produce distorsión significativa alguna.

En este circuito el FET (Q1) y la resistencia  $R_4$  se hallan dispuestos bajo la forma de un atenuador variable por tensión con la entrada aplicada al drenador de Q1 a través de  $C_1$  y la salida extraída de la fuente de Q1 a través de  $C_3$ ; una pequeña tensión positiva queda aplicada al drenador a través de  $R_1$  y  $R_2$ . La salida desde la fuente de Q1 se lleva al amplificador con emisor común y seguidor por emisor Q2-Q3 y la salida de Q3 por emisor se lleva a través de  $C_5$  y de  $R_9$  a la célula rectificadora con filtro formada por D1-D2- $C_4$ , de manera que aparece una tensión negativa entre extremos de este último condensador  $C_4$  proporcional a la amplitud de la señal en el emisor de Q3. Esta tensión negativa queda aplicada a la compuerta de Q1 controlando la atenuación de la red Q1- $R_4$ . El condensador  $C_2$  impide que la polarización compuerta-fuente pueda quedar modulada por la salida del atenuador manteniendo así a la distorsión dentro de unos límites perfectamente tolerables.

Cuando se aplica una señal de entrada considerable la salida por emisor de Q3 tiende a ser elevada, con lo que se desarrolla una mayor tensión negativa de polarización; bajo estas circunstancias el FET (Q1) se convierte en una resistencia elevada dando lugar a una fuerte atenuación en la red Q1- $R_4$  y sólo una pequeña parte de la señal de entrada llega a la base de Q2. Existe una realimentación negativa a través de todo el circuito que se traduce en la práctica por un nivel de salida constante en todo un amplio margen de variación del nivel de la señal de entrada.

La presencia de los diodos D1 y D2 asegura que la tensión negativa de polarización aumente rápidamente cuando se aplica una señal de entrada a través de  $C_5$  mientras que, por el contrario, el condensador  $C_4$  hace que dicha tensión negativa de polarización disminuya lentamente cuando cesa o se reduce la señal de entrada. En consecuencia, cuando una señal compleja pertenece a la palabra o a la música queda aplicada a la unidad, la tensión de polarización negativa desarrollada responde a los picos de la señal y de esta forma ajusta la ganancia para una salida o volumen máximo prácticamente constante sin introducir gran distorsión

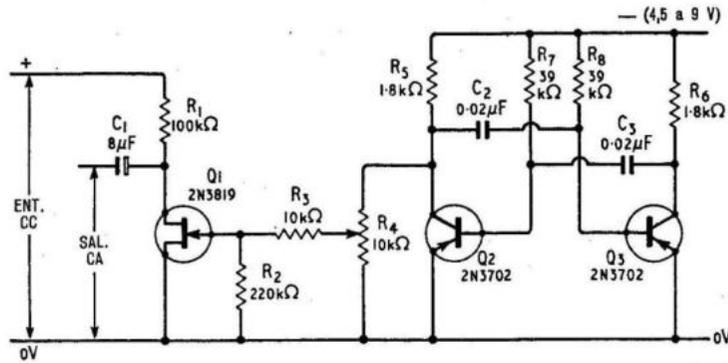


Fig. 2.15

Convertidor c.c./c.a. con transistor FET

a las señales de amplitud media. Con los componentes mostrados el tiempo de caída es de un par de segundos y cuando la unidad forma parte del amplificador de baja frecuencia de un receptor posibilita la sintonía a través de toda la banda sin la necesidad de ajustar constantemente el control de volumen, puesto que tanto las estaciones fuertes como las débiles se perciben con igual volumen medio.

Para la escucha normal de una sola estación la capacidad de  $C_4$  debe aumentarse a  $100 \mu\text{F}$  al objeto de prolongar el tiempo de caída de la tensión negativa de polarización. De esta manera el circuito elimina el desvanecimiento que afecta a las estaciones lejanas y ello sin introducir un excesivo efecto de control automático de volumen durante las breves pausas del habla normal. Esta característica es muy útil en los magnetófonos, en los circuitos intercomunicadores, etc.

#### Convertidor c.c./c.a. con transistor de efecto de campo

Finalmente la Fig. 2.15 muestra cómo la característica resistiva de un transistor FET con tensión de trabajo reducida puede ser utilizada en un circuito vibrador para convertir una tensión de entrada de corriente continua en una tensión pulsante de salida

de igual amplitud. Esta tensión pulsante tiene la forma de onda cuadrada y puede, si así se precisa, llevarse a un milivoltímetro de corriente alterna de manera que pueden llegar a medirse indirectamente infimas tensiones de entrada en corriente continua.

La resistencia  $R_1$  y el FET ( $Q1$ ) están dispuestos como red atenuadora; este último conmuta su conducción por medio de una polarización negativa de compuerta que llega bajo la forma de impulsos procedentes de un multivibrador estable constituido por los transistores  $Q2$  y  $Q3$  y que trabaja a una frecuencia de aproximadamente 1 kHz. Con una entrada conectada a  $R_1$  y sin polarización de compuerta ( $Q2$  conduciendo) el FET ( $Q1$ ) actúa como una resistencia muy baja de manera que solamente aparece una tensión insignificante en el drenador de  $Q1$ ; cuando la tensión negativa de polarización de compuerta es considerable ( $Q2$  con su conducción cerrada) el FET ( $Q1$ ) actúa como una resistencia de valor casi infinito y casi toda la tensión de entrada se hace presente en el drenador de  $Q1$ . La salida, tomada del drenador de  $Q1$ , aparece como una onda cuadrada cuya amplitud es proporcional a la tensión de entrada. Esta salida debe llevarse a un circuito de alta impedancia.

Cuando una excesiva tensión negativa de polarización queda aplicada a la compuerta, la unión compuerta-fuente del FET ( $Q1$ ) sufre la avalancha de corriente y una pequeña cresta o « punta » de tensión atraviesa la unión hacia el drenador con lo que se hace presente una pequeña salida aun cuando no se halle conectada ninguna corriente continua de entrada. Para evitar este extremo, el montaje debe disponerse con una conexión fija de entrada de corriente continua ajustándose  $R_4$  hasta que la amplitud de la entrada empiece a disminuir. Cuando el circuito se halla ajustado de esta forma, no ocurre ninguna avalancha y puede ser utilizado con absoluta confiabilidad para convertir tensiones tan bajas como del orden de una fracción de milivoltio.